

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-033553

(43)Date of publication of application : 31.01.2002

(51)Int.Cl. H01S 5/343
H01S 5/223

(21)Application number : 2000-
217851

(71)Applicant : MITSUBISHI
ELECTRIC CORP

(22)Date of filing :

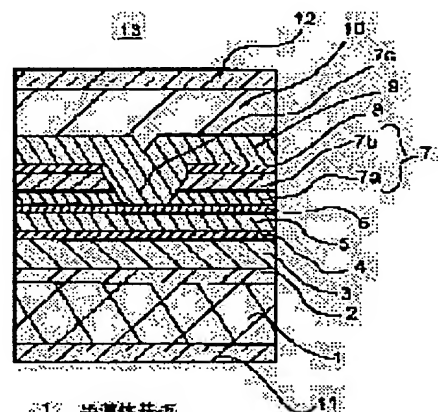
18.07.2000 (72)Inventor : KAWATSU YOSHIHEI
MIYASHITA
MUNEHARU
SHIMA AKIHIRO

(54) SEMICONDUCTOR LASER DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor laser device of simple constitution which has a small threshold current and small deterioration in temperature characteristics of current-light output characteristics.

SOLUTION: The device has an n-GaAs substrate 1 of $0.1 \times 10^{18} \text{ cm}^{-3}$ to $1.5 \times 10^{18} \text{ cm}^{-3}$ in the impurity concentration of a dopant, an n-type lower clad layer 3 arranged on the substrate 1, a first p-type upper clad layer 5, an n-type current block layer 7 having a first layer 7a which is arranged on the first upper clad layer 5 and close to the first upper clad layer 5 and a second layer 7b which is arranged on the first layer 7a and has higher impurity concentration than the first layer 7a, and a p-type second upper clad layer 8. The diffusion of a p-type dopant from the first upper clad layer 5 to an active layer 4 is suppressed.



- 1 半導体基板
- 2 下クランプ層
- 3 n型層
- 4 第1のトランジスタ層
- 5 p型層
- 6 p型層
- 7 n型電流ブロック層
- 7a 第1電流ブロック層
- 7b 第2電流ブロック層
- 7c 開口
- 8 p型層
- 9 第2の上クランプ層
- 10 第2の上クランプ層
- 11 第2の上クランプ層
- 12 第2の上クランプ層
- 13 第2の上クランプ層

BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision
of rejection or application
converted registration]

[Date of final disposal for
application]

[Patent number]

[Date of registration]

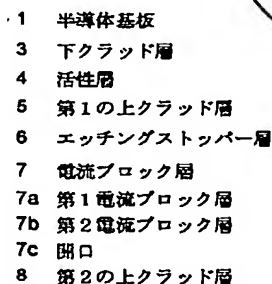
[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号
特開2002-33553
(P2002-33553A)



【特許請求の範囲】

【請求項1】 ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板と、

この半導体基板上に配設され、III-V族化合物半導体からなる第1導電型の第1クラッド層と、

この第1クラッド層の上に配設され、上記第1クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる活性層と、

この活性層の上に配設され、上記活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第1の第2クラッド層と、

この第1の第2クラッド層の上に配設され、上記活性層よりもバンドギャップが大きいIII-V族化合物半導体からなるとともに、前記第1の第2クラッド層に近い側の第1の層とこの第1の層の上に配設され前記第1の層の不純物濃度より高い不純物濃度を有する第2の層とを有し、この第1、第2の層がともに電流経路となる帯状の開口を有した第1導電型の電流ブロック層と、

この電流ブロック層の上記開口を介して上記第1の第2クラッド層の上に配設され、上記活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第2の第2クラッド層と、を備えた半導体レーザ装置。

【請求項2】 電流ブロック層の第1の層の不純物濃度が実質的にアンドープかまたは $3 \times 10^{17} \text{ cm}^{-3}$ 以下であることを特徴とする請求項1記載の半導体レーザ装置。

【請求項3】 電流ブロック層の不純物が、Siより活性化率の高いIV族元素であることを特徴とする請求項1または2に記載の半導体レーザ装置。

【請求項4】 ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板と、

この半導体基板上に配設され、III-V族化合物半導体からなる第1導電型の第1クラッド層と、

この第1クラッド層の上に配設され、上記第1クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる活性層と、

この活性層の上に配設され、上記活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第1の第2クラッド層と、

この第1の第2クラッド層の上に配設され、上記活性層よりもバンドギャップが大きいIII-V族化合物半導体からなり、電流経路となる帯状の開口を有し、ドーパントがSiより活性化率の高いIV族元素である第1導電型の電流ブロック層と、

この電流ブロック層の上記開口を介して上記第1の第2クラッド層の上に配設され、上記活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2

導電型の第2の第2クラッド層と、を備えた半導体レーザ装置。

【請求項5】 第1の第2クラッド層と第2の第2クラッド層との間に、活性層よりもバンドギャップの大きく、第2の第2クラッド層よりバンドギャップの小さいIII-V族化合物半導体からなる第2導電型の半導体層をさらに備えたことを特徴とする請求項1ないし4のいずれか1項に記載の半導体レーザ装置。

【請求項6】 第1クラッド層が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$)、活性層がAlGaAs系材料、第1の第2クラッド層が $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u < 1$)、電流ブロック層が $\text{Al}_z\text{Ga}_{1-z}\text{As}$ ($0 < z < 1$)、そして第2の第2クラッド層が $\text{Al}_v\text{Ga}_{1-v}\text{As}$ ($0 < v < 1$)で構成されたことを特徴とする請求項1ないし5のいずれか1項に記載の半導体レーザ装置。

【請求項7】 第1の第2クラッド層の第2導電型のドーパントの不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ を越え $3 \times 10^{18} \text{ cm}^{-3}$ 以下であることを特徴とする請求項1ないし6のいずれか1項に記載の半導体レーザ装置。

【請求項8】 GaAs半導体基板がVB (Vertical Bridgman) 法またはVGF (Vertical Gradient Freeze) 法で製作したことを特徴とする請求項1ないし7のいずれか1項に記載の半導体レーザ装置。

【請求項9】 GaAs半導体基板に含まれる不活性なSiの濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以下であることを特徴とする請求項8記載の半導体レーザ装置。

【請求項10】 第1導電型がn型、第2導電型がp型で、基板のn型のドーパントがシリコン、p型のドーパントが亜鉛であることを特徴とする請求項1ないし9のいずれか1項に記載の半導体レーザ装置。

【請求項11】 活性層が多重量子井戸構造であることを特徴とする請求項1ないし10のいずれか1項に記載の半導体レーザ装置。

【請求項12】 ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板を準備する工程と、

GaAs半導体基板上に、III-V族化合物半導体からなる第1導電型の第1クラッド層を形成する工程と、

第1クラッド層の上に、第1クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる活性層を形成する工程と、

活性層の上に活性層よりバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第1の第2クラッド層を形成する工程と、

活性層よりもバンドギャップが大きいIII-V族化合物半導体からなるとともに第1の第2クラッド層に近い側の第1の層とこの第1の層の上に形成され前記第1の層の不純物濃度よりも高い不純物濃度を有する第2の層とを有し電流経路となる帯状の開口を備えた電流ブロッ

ク層を、第1の第2クラッド層の上に形成する工程と、電流ブロック層の開口を介して第1の第2クラッド層の上に活性層よりバンドギャップが大きいIII-V族化合物半導体からなる第2導電型の第2の第2クラッド層を形成する工程と、を含む半導体レーザ装置の製造方法。

【請求項13】 電流ブロック層を形成する工程において、電流ブロック層の第1の層の不純物濃度を実質的にアンドープまたは $3 \times 10^{17} \text{ cm}^{-3}$ 以下とすることを特徴とする請求項12記載の半導体レーザ装置の製造方法。

【請求項14】 第1の第2クラッド層と第2の第2クラッド層との間に、活性層よりもバンドギャップが大きく、第2の第2クラッド層よりバンドギャップが小さいIII-V族化合物半導体からなる第2導電型の半導体層をさらに形成する工程を含むとともに、電流ブロック層の開口を形成する工程においてこの第2導電型の半導体層によりエッチングを停止させることを特徴とする請求項12または13に記載の半導体レーザ装置の製造方法。

【請求項15】 第1クラッド層が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$)、活性層が AlGaAs 系材料、第1の第2クラッド層が $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u < 1$)、電流ブロック層が $\text{Al}_z\text{Ga}_{1-z}\text{As}$ ($0 < z < 1$)、そして第2の第2クラッド層が $\text{Al}_v\text{Ga}_{1-v}\text{As}$ ($0 < v < 1$)で構成されたことを特徴とする請求項12ないし14のいずれか1項に記載の半導体レーザ装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、半導体レーザ装置及びその製造方法に係り、特に光情報処理用として用いられる半導体レーザ装置とその製造方法に関するものである。

【0002】

【従来の技術】 これまで光情報処理用として用いられる半導体レーザ装置は GaAs 電流ブロック層を用いた利得導波型構造が採用されてきた。しかしながら最近 AlGaAs 層を電流ブロック層に用いた屈折率導波型構造を採用することにより、動作電流を下げた半導体レーザ装置が開発されている。屈折率導波型構造では電流ブロック層での光の吸収損失が少ないので、閾値電流を下げるができるとともに発光効率を向上させることができ、動作電流を下げるができる。

【0003】 図11は、従来のSAS (Self-Aligned Structure) 型の半導体レーザ装置の断面図である。図11において、101は n 型 GaAs 基板（以下、 n 型を「 n 」と、また「 p 型」を「 p 」と表記する）、102は n - GaAs バッファ層、103は n - $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 下クラッド層、104は AlGaAs 活性

層、105は p - $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 第1上クラッド層、106は p - $\text{Al}_0.2\text{Ga}_{0.8}\text{As}$ エッチングストップ層、107は n - $\text{Al}_0.6\text{Ga}_{0.4}\text{As}$ 電流ブロック層、107aは電流ブロック層107の電流チャネルとなるストライプ状の窓、108は p - $\text{Al}_0.2\text{Ga}_{0.8}\text{As}$ 保護層、109は p - $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 第2上クラッド層、110は p - GaAs コンタクト層、111は n 側電極、112は p 側電極である。113は従来の半導体レーザ装置である。

【0004】 次に、この半導体レーザ装置113の製造方法について説明する。まずMOCVD法などの結晶成長法による第1次のエピタキシャル成長で n - GaAs 基板101上に、バッファ層102となる n - GaAs 層、 n 型下クラッド層103となる n - $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 層、活性層104となる AlGaAs 層、第1上クラッド層105となる p - $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 層、エッチングストップ層106となる p - $\text{Al}_0.2\text{Ga}_{0.8}\text{As}$ 層、電流ブロック層107となる n - $\text{Al}_0.6\text{Ga}_{0.4}\text{As}$ 層、および保護層108となる p - $\text{Al}_0.2\text{Ga}_{0.8}\text{As}$ 層を順次形成する。このときのドーパントとしては、 n 型ドーパントはシリコン、 p 型ドーパントは亜鉛が使用される。

【0005】 次に、写真製版とウエットエッチングにより、保護層108と電流ブロック層107に電流経路となる帯状の開口である107aを形成する。次いでMOCVD法などの結晶成長法により、第2次のエピタキシャル成長で、開口107aを介してエッチングストップ層106である p - $\text{Al}_0.2\text{Ga}_{0.8}\text{As}$ 層の上に、第2上クラッド層109となる p - $\text{Al}_0.5\text{Ga}_{0.5}\text{As}$ 層を埋め込み成長し、更にコンタクト層110となる p 型 GaAs 層を形成する。更にコンタクト層110となる p 型 GaAs 層の表面上に p 側電極112を、また n - GaAs 基板101の裏面側表面上に n 側電極111を形成する。

【0006】 次に、半導体レーザ装置113の動作について説明する。 n 側電極111と p 側電極112との間に順方向電圧を印加すると、電流ブロック層107と第2上クラッド層109との間の p - n 接合により生じる空乏層により電流の流れが阻止されて電流が絞られ、開口107aを介して活性層104に電流が流れる。

【0007】 活性層104に所定の閾値以上の電流が流れると、活性層104において電子と正孔とが再結合し、これに基づいてレーザ光が発生する。このとき n 型下クラッド層103、第1上クラッド層105及び第2上クラッド層109は、活性層104よりも大きなバンドギャップを有しているので、 n 型下クラッド層103、第1上クラッド層105及び第2上クラッド層109の屈折率は活性層104よりも小さく、レーザ光は n 型下クラッド層103と第1上クラッド層105及び第2上クラッド層109との間に閉じ込められる。

10

20

30

40

50

【0008】また、電流ブロック層106のバンドギャップは第1上クラッド層105及び第2上クラッド層109のそれよりも大きく、電流ブロック層106の屈折率は第1上クラッド層105及び第2上クラッド層109のそれより小さく、レーザ光の水平横方向の拡がりは電流ブロック層106によって制限される。このようにレーザ光の発光点の上下、左右とも屈折率差を持たせるように構成しているため、レーザ光は発光点近傍に効率よく閉じ込められ、窓107aの下部の活性層104で780nm帯のレーザ発振が生じる。

【0009】

【発明が解決しようとする課題】従来の半導体レーザ装置113は、上記のように構成されているが、第1上クラッド層105、エッチングストップ層106及び第2上クラッド層109などのp型ドーパントとして亜鉛が使用されており、第1次のエピタキシャル成長の、MOCVD法での成長温度は、700℃～750℃であるため、活性層104となるAlGaAs層を形成した後、第1上クラッド層105となるp-Al_{0.5}Ga_{0.5}As層、エッチングストップ層106となるp-Al_{0.2}Ga_{0.8}As層、電流ブロック層107となるn-Al_{0.6}Ga_{0.4}As層、および保護層108となるp-Al_{0.2}Ga_{0.8}As層を順次形成するときに既に、第1上クラッド層105から活性層104に亜鉛が拡散する。更に第2次のエピタキシャル成長を行うときにも同様の温度の下で行われるため、第1上クラッド層105から活性層104に亜鉛が拡散する。

【0010】この結果、第1上クラッド層105のキャリア濃度が設計どおりに得られなくなり、第1上クラッド層105がZnの濃度低下による内部損失が増大し、動作時の発熱が増大する。このためにキャリア（電子、ホール）が熱励起され、ダブルヘテロ構造で作り込んだバンドの障壁を乗り越えて行くものが多くなり、結果的に発振に寄与するキャリアが少なくなり、効率が低下する。つまり電流－光出力特性の温度特性を劣化させる場合があった。

【0011】さらに、第1上クラッド層105から活性層104にZnが拡散することにより、pn接合の位置が下クラッド層103内にずれ、その結果ビーム特性に悪影響を及ぼす場合があった。また、屈折率導波型構造を実現する場合、この従来例に記載したSAS型の他に埋め込みリッジ型でも実現できるが、最近の知見では、第1上クラッド層105から活性層104への亜鉛の拡散は埋め込みリッジ型よりも、特にSAS型の方が起きやすいことが分かってきた。

【0012】この亜鉛の拡散を抑制するためには、第1上クラッド層105のp型不純物である亜鉛のキャリア濃度を下げるという方法もあるが、活性層104からのキャリアのオーバーフローが大きくなり、しきい値電流密度が高くなるという問題が生じ根本的な解決にならな

い。

【0013】上述した従来技術と同様の構成の一例として、例えば特開平6-196801号公報に記載された従来のSAS型の半導体レーザ装置がある。この構成では、活性層104はAl_{0.15}Ga_{0.85}As層、活性層104の上に第1上クラッド層105相当のp-Al_{0.5}Ga_{0.5}As第1光ガイド層、エッチングストップ層106相当のp-Al_{0.2}Ga_{0.8}As第2光ガイド層が形成され、電流ブロック層107としてn-Al_{0.6}Ga_{0.4}As層、第2上クラッド層109相当のp-Al_{0.5}Ga_{0.5}Asクラッド層が形成された発明が開示されている。

【0014】この構成においては、第1光ガイド層および第2光ガイド層のキャリア濃度の開示は無く、p-Al_{0.5}Ga_{0.5}Asクラッド層の亜鉛のキャリア濃度は $7 \times 10^{17} \text{ cm}^{-3}$ （以下、 $7E17 \text{ cm}^{-3}$ のように、10の累乗を表記する）とし、再成長界面におけるp型層のキャリア濃度は $1E18 \text{ cm}^{-3}$ 以下にすることが必要であると開示されている。さらに、このような問題に対して、特開平11-54828号公報には、n側およびp側のクラッド層をそれぞれドーピング濃度の異なる2層に分け、活性層に隣接する活性層に隣接したn側およびp側のクラッド層を低濃度のものにするるとともに、電流ブロック層もドーピング濃度の異なる2層に分けた構成が記載されている。

【0015】すなわち、pクラッド層のキャリア濃度が $5E17 \text{ cm}^{-3} \sim 3E18 \text{ cm}^{-3}$ と高濃度になるため、ドーピング不純物が活性層中へ拡散し、活性層の結晶品質を低下させ、信頼性を劣化させるという問題を解決するために、セルフアライン型及びリッジ型の半導体レーザにおいて、アンドープAl_{0.14}Ga_{0.86}As活性層を挟むn-Al_{0.5}Ga_{0.5}Asクラッド層及びp-Al_{0.5}Ga_{0.5}Asクラッド層をそれぞれドーピング濃度の異なる2層に分け、活性層に隣接するn側クラッド層を、ドーパントをSiとし濃度を $8E16 \text{ cm}^{-3}$ のn-Al_{0.5}Ga_{0.5}As第2クラッド層で構成し、この低濃度のn側クラッド層の基板側に隣接して同じくドーパントをSiとし濃度を $1E18 \text{ cm}^{-3}$ とする高濃度のn-Al_{0.5}Ga_{0.5}As第1クラッド層で構成し、また活性層に隣接するp側クラッド層を、ドーパントをZnとし濃度を $8E16 \text{ cm}^{-3}$ のp-Al_{0.5}Ga_{0.5}As第1クラッド層で構成し、この低濃度のp側第1クラッド層のp電極側に隣接してZnを $5E17 \text{ cm}^{-3}$ とする高濃度のp-Al_{0.5}Ga_{0.5}As第2クラッド層で構成したものである。

【0016】その上、pクラッド層と電流ブロック層との活性層側のpn接合面の相互拡散を防止するために、電流ブロック層もキャリア濃度の異なる2層で構成し、pクラッド層側にも電流ブロック層に隣接するキャリア濃度の低い層をさらに設けている。すなわち、p-Al

10

20

30

40

50

0.5Ga0.5As第2クラッド層のp電極側に低濃度Znドーパントp-AI0.5Ga0.5As第3クラッド層（キャリア濃度 $8 \times 10^{16} \text{ cm}^{-3}$ ）を設け、この第3pクラッド層に隣接する電流ブロック層を低濃度Siドーパントn-第1AlGaAsブロック層（キャリア濃度 $1 \times 10^{17} \text{ cm}^{-3}$ ）とし、この第1ブロック層に隣接して、高濃度Siドーパントn-第2AlGaAsブロック層（キャリア濃度 $3 \times 10^{18} \text{ cm}^{-3}$ ）を設けたものである。これらの層構造は複雑な構成となっている。

【0017】この発明は、上記の問題点を解消するためになされたもので、第1の目的は、構成が簡単で、閾値電流が低く、電流-光出力特性の温度特性の劣化の少ない半導体レーザ装置を提供することであり、第2の目的は閾値電流が低く、電流-光出力特性の温度特性の劣化の少ない半導体レーザ装置を簡単な工程により製造する製造方法を提供することである。

【0018】なお、上述した先行技術の他に、特開昭62-73687号公報には、AlGaAs系材料を用いたSAS型の半導体レーザが開示されている。また、特開平7-254750号公報には、キャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ のSi添加のn-InP基板を下クラッド層としこの上に、GaInAsPの量子井戸構造の活性層、キャリア濃度 $1 \times 10^{16} \text{ cm}^{-3}$ のSi添加のGaInAsP光ガイド層、キャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ のZn添加のp-InPクラッド層を順次積層してリッジ構造とし、このリッジの両側のp型の第1埋込層を2層に分けて、活性層側面に隣接する側のp型の第1埋込層をキャリア濃度 $3 \times 10^{17} \text{ cm}^{-3}$ のZn添加とし、活性層から遠い側の層をキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ のZn添加とすることによりしきい値を小さくするとともに温度特性の向上を図っている構成が示されている。

【0019】また、特開平9-199803号公報には、0.98 μm 波長の光に対して、高次モードの発生を抑制し、安定的に基本モードのレーザ光を発振させるために、不純物濃度が $(1 \sim 3) \times 10^{18} \text{ cm}^{-3}$ のn型GaAs基板を使用し、この上に、n-クラッド層を介して、アンドープInGaAsの量子井戸活性層、不純物濃度が $2 \times 10^{18} \text{ cm}^{-3}$ のp-AI0.5Ga0.5As第1クラッド層、p-AI0.7Ga0.3Asエッチングストップ層、が形成され、この上にリッジ状のp-AI0.5Ga0.5As第2クラッド層が形成され、その両側にSiを $1 \times 10^{19} \text{ cm}^{-3}$ 以上ドーピングしたn-AI0.2Ga0.8Asの電流ブロック層が形成されたロスガイド型の0.98 μm 波長の半導体レーザが開示されている。また同様の材料構成でSAS型の半導体レーザが開示されている。さらに、特開平6-188508号公報に、電流阻止層にGaAsを用いたロスガイド型のSAS型半導体レーザにおいて、電流阻止層とp-クラッド層の間にノンドープGaAs拡散防止層またはSeドーパントのn-AI0.05Ga0.95As拡散防止層を用いた発明が開示さ

れている。

【0020】

【課題を解決するための手段】この発明に係る半導体レーザ装置においては、ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板と、この半導体基板上に配設され、III-V族化合物半導体からなる第1導電型の第1クラッド層と、この第1クラッド層の上に配設され、第1クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる活性層と、この活性層の上に配設され、活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第1の第2クラッド層と、この第1の第2クラッド層の上に配設され、活性層よりもバンドギャップが大きいIII-V族化合物半導体からなるとともに、第1の第2クラッド層に近い側の第1の層とこの第1の層の上に配設され第1の層の不純物濃度より高い不純物濃度を有する第2の層とを有し、この第1、第2の層がともに電流経路となる帯状の開口を有した第1導電型の電流ブロック層と、この電流ブロック層の開口を介して第1の第2クラッド層の上に配設され、活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第2の第2クラッド層と、を備えたもので、基板と電極のコンタクト抵抗を低く抑制しつつ、簡単な構成で第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込が有効に行うことができる。

【0021】さらに、電流ブロック層の第1の層の不純物濃度を実質的にアンドープまたは $3 \times 10^{17} \text{ cm}^{-3}$ 以下としたもので、第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を有効に防止できる。

【0022】さらに、電流ブロック層の不純物を、Siより活性化率の高いV族元素としたので、電流ブロック層の不純物の量を少なくすることができ、電流ブロック層の格子間原子の発生を抑え、第2導電型ドーパントの拡散を抑制することができる。

【0023】また、ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板と、この半導体基板上に配設され、III-V族化合物半導体からなる第1導電型の第1クラッド層と、この第1クラッド層の上に配設され、第1クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる活性層と、この活性層の上に配設され、活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第1の第2クラッド層と、この第1の第2クラッド層の上に配設され、活性層よりもバンドギャップが大きいIII-V族化合物半導体からなり、電流経路となる帯状の開口を有し、ドーパントがSiより活性化率の高いV族元素である第1導電型の電流ブロック層と、この電流ブロッ

ク層の開口を介して第1の第2クラッド層の上に配設され、活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第2の第2クラッド層と、を備えたもので、基板と電極のコンタクト抵抗を低く抑制しつつ、簡単な構成で第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込が有効に行うことができる。

【0024】さらに、第1の第2クラッド層と第2の第2クラッド層との間に、活性層よりもバンドギャップが大きいIII-V族化合物半導体からなる第2導電型の半導体層を備えたので、帯状開口を確実に形成することができ、結晶性のよい第2の第2クラッド層を構成できる。

【0025】またさらに、第1クラッド層を $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$)、活性層を AlGaAs 系材料、第1の第2クラッド層を $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u < 1$)、電流ブロック層を $\text{Al}_z\text{Ga}_{1-z}\text{As}$ ($0 < z < 1$)、そして第2の第2クラッド層を $\text{Al}_v\text{Ga}_{1-v}\text{As}$ ($0 < v < 1$)で構成したので、赤外の半導体レーザ装置において、基板と電極のコンタクト抵抗を低く抑制しつつ、活性層への第2導電型ドーパントの拡散を防止でき活性層へのキャリアの閉込を有効に行うことができる。

【0026】またさらに、第1の第2クラッド層の第2導電型のドーパントの不純物濃度を $1 \times 10^{18} \text{ cm}^{-3}$ を越え $3 \times 10^{18} \text{ cm}^{-3}$ 以下としたので、活性層からのキャリアのオーバーフローを抑制し、しきい値電流密度を低く保持できる。

【0027】またさらに、 GaAs 半導体基板をVB (Vertical Bridgman) 法またはVG (Vertical Gradient Freeze) 法で製作したものとしたので、第2導電型のドーパントの活性層への拡散を効果的に少なくすることができる。

【0028】さらに、 GaAs 半導体基板に含まれる不活性なSiの濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以下としたので、第2導電型のドーパントの活性層への拡散を効果的に少なくすることができる。

【0029】またさらに、第1導電型がn型、第2導電型がp型で、基板のn型のドーパントをシリコン、p型のドーパントを亜鉛としたので、基板と電極のコンタクト抵抗を低く抑制しつつ、第1の第2クラッド層から活性層への亜鉛の拡散を防止でき、活性層へのキャリアの閉込を有効に行うことができる。

【0030】さらに、活性層を多重量子井戸構造としたもので、多重量子井戸構造への第2導電型のドーパントの拡散による無秩序化を少なくすることができ、設計どおりの多重量子井戸構造を実現しやすくなる。

【0031】この発明に係る半導体レーザ装置の製造方

法は、ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型の GaAs 半導体基板を準備する工程と、 GaAs 半導体基板上に、III-V族化合物半導体からなる第1導電型の第1クラッド層を形成する工程と、第1クラッド層の上に、第1クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる活性層を形成する工程と、活性層の上に活性層よりもバンドギャップの大きいIII-V族化合物半導体からなる第2導電型の第1の第2クラッド層を形成する工程と、活性層よりもバンドギャップが大きいIII-V族化合物半導体からなるとともに第1の第2クラッド層に近い側の第1の層とこの第1の層の上に形成され第1の層の不純物濃度よりも高い不純物濃度を有する第2の層とを有し電流経路となる帯状の開口を備えた電流ブロック層を、第1の第2クラッド層の上に形成する工程と、電流ブロック層の開口を介して第1の第2クラッド層の上に活性層よりもバンドギャップが大きいIII-V族化合物半導体からなる第2導電型の第2の第2クラッド層を形成する工程と、を含むので、基板と電極のコンタクト抵抗を低く抑制しつつ、第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込が有効に行うことができる半導体レーザ装置を簡単に製造することができる。

【0032】さらに、電流ブロック層を形成する工程において、電流ブロック層の第1の層の不純物濃度を実質的にアンドープまたは $3 \times 10^{17} \text{ cm}^{-3}$ 以下としたので、第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を有効に防止できる半導体レーザ装置を簡単に製造することができる。

【0033】さらに、第1の第2クラッド層と第2の第2クラッド層との間に、活性層よりもバンドギャップが大きい第2の第2クラッド層よりもバンドギャップが小さいIII-V族化合物半導体からなる第2導電型の半導体層をさらに形成する工程を含むとともに、電流ブロック層の開口を形成する工程においてこの第2導電型の半導体層によりエッチングを停止させるので、帯状開口を確実に形成することができ、第2の第2クラッド層を結晶性よく形成できる。

【0034】さらに、第1クラッド層が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$)、活性層が AlGaAs 系材料、第1の第2クラッド層が $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u < 1$)、電流ブロック層が $\text{Al}_z\text{Ga}_{1-z}\text{As}$ ($0 < z < 1$)、そして第2の第2クラッド層が $\text{Al}_v\text{Ga}_{1-v}\text{As}$ ($0 < v < 1$)で構成されたので、基板と電極のコンタクト抵抗を低く抑制しつつ、活性層への第2導電型ドーパントの拡散を防止できる赤外半導体レーザを簡単な工程で製造できる。

【0035】

【発明の実施の形態】実施の形態1. 図1は、この発明

の一つの実施の形態に係る半導体レーザ装置の断面図である。ここでは一例として情報処理用として使用されるレーザ波長が780nmのSAS型の屈折率導波型構造の半導体レーザ装置について説明する。この実施の形態1においては、 n 型GaAs基板のキャリア濃度を $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下とするとともに電流ブロック層を n 型ドーパントのキャリア濃度の異なる2層で構成し、キャリア濃度の低い層を第1の上クラッド層側に配設したものである。これにより、基板および電流ブロック層の n 型ドーパントに基づく第1の上クラッド層から活性層へのZnの拡散を少なくしたものである。

【0036】図1において、1は(100)面を主面とする n 型GaAsの基板で、 n 型ドーパントはSiで、キャリア濃度は $8 \times 10^{17} \text{ cm}^{-3}$ である。またこのGaAs基板1はVB (Vertical Bridgman)法で作成されたものである。2は、基板1上に設けられた層厚 $0.1 \mu\text{m}$ の n -GaAsのバッファ層でドーパントはSi、キャリア濃度は $3 \times 10^{17} \text{ cm}^{-3}$ 、3は、バッファ層2上に設けられた層厚 $2.0 \mu\text{m}$ の n -Al_{0.48}Ga_{0.52}Asの下クラッド層でドーパントはSiである。ただし下クラッド層3のドーパントはSeなどの他の n 型ドーパントであってもよい。キャリア濃度は $3 \times 10^{17} \text{ cm}^{-3}$ である。

【0037】4は、下クラッド層3の上に設けられた層厚 $0.06 \mu\text{m}$ のアンダーレイヤーA_{0.15}Ga_{0.85}Asの活性層、5は、活性層4の上に設けられた層厚 $0.2 \mu\text{m}$ の p -Al_{0.48}Ga_{0.52}Asの第1上クラッド層でドーパントはZn、キャリア濃度は $1.5 \times 10^{18} \text{ cm}^{-3}$ である。第1上クラッド層5のドーパント濃度は、 $1 \times 10^{18} \text{ cm}^{-3}$ を越え $3 \times 10^{18} \text{ cm}^{-3}$ 以下にし、活性層からのキャリアのオーバーフローを抑制し、しきい値電流密度を低く保持できるようにしている。6は、第1上クラッド層5上に設けられた層厚 $0.01 \mu\text{m}$ の p -Al_{0.2}Ga_{0.8}Asのエッチングストッパー層でドーパントはZn、キャリア濃度は $2 \times 10^{18} \text{ cm}^{-3}$ である。

【0038】7は、このエッチングストッパー層6の上に設けられた層厚 $0.6 \mu\text{m}$ の n -Al_{0.55}Ga_{0.45}Asの電流ブロック層で、第1電流ブロック層7a、第2電流ブロック層7bで形成されている。第1電流ブロック層7aは、エッチングストッパー層6上に隣接して配設され、ドーパントはSi、キャリア濃度は $1.0 \times 10^{17} \text{ cm}^{-3}$ 、層厚 $0.2 \mu\text{m}$ である。第2電流ブロック層7bは、第1電流ブロック層7a上に隣接して配設され、ドーパントはSi、キャリア濃度は $2.5 \times 10^{17} \text{ cm}^{-3}$ 、層厚 $0.4 \mu\text{m}$ である。

【0039】8は、第2電流ブロック層7b上に隣接して設けられた、層厚 $0.02 \mu\text{m}$ の p -Al_{0.2}Ga_{0.8}Asの保護層でドーパントはZn、キャリア濃度は $3 \times 10^{17} \text{ cm}^{-3}$ 、である。この保護層8と電流ブロック層7

には、電流経路としてのストライプ状の窓7cが形成されている。この窓7cを介してエッチングストッパー層6と保護層8上に、層厚 $2 \mu\text{m}$ でキャリア濃度が $1.5 \times 10^{18} \text{ cm}^{-3}$ のZnドーパントの p -Al_{0.48}Ga_{0.52}Asの第2上クラッド層9が設けられている。10は、第2上クラッド層9上に設けられた層厚 $1.0 \mu\text{m}$ の p -GaAsのコンタクト層でドーパントはZn、キャリア濃度は $2 \times 10^{19} \text{ cm}^{-3}$ である。11は n 側電極、12は p 側電極である。13はこの発明に係る半導体レーザ装置である。

【0040】次に、この発明に係る半導体レーザ装置13の製造方法について説明する。図2及び図3は、この発明に係る半導体レーザ装置13の製造工程の各工程の半導体レーザ装置を示す断面図である。図2(a)を参照にして、まずMOCVD法などの結晶成長法による第1次のエピタキシャル成長で n -GaAs基板1の(100)面上に、バッファ層2となる n -GaAs層72、 n 型下クラッド層3となる n -Al_{0.55}Ga_{0.45}As層73、活性層4となるアンダーレイヤーA_{0.15}Ga_{0.85}As層74、第1上クラッド層5となる p -Al_{0.48}Ga_{0.52}As層75、エッチングストッパー層6となる p -Al_{0.2}Ga_{0.8}As層76、電流ブロック層7となる n -Al_{0.55}Ga_{0.45}As層77、および保護層8となる p -Al_{0.2}Ga_{0.8}As層78を順次形成する。以上は第1回目の成長工程である。

【0041】この実施の形態ではMOCVD法を用いたが、MBE法等の成長方法でもよい。ドーパントとしては、 n 型ドーパントはシリコン、 p 型ドーパントは亜鉛が使用される。電流ブロック層7となる n -Al_{0.55}Ga_{0.45}As層77は、キャリア濃度を変えて2層に形成される。

【0042】すなわち、第1電流ブロック層7aとなる第1 n -Al_{0.55}Ga_{0.45}As層77aは、キャリア濃度を $1.0 \times 10^{17} \text{ cm}^{-3}$ 、層厚 $0.2 \mu\text{m}$ として p -Al_{0.2}Ga_{0.8}As層76上に接して積層され、第2電流ブロック層7bとなる第2 n -Al_{0.55}Ga_{0.45}As層77bは、キャリア濃度は $2.5 \times 10^{17} \text{ cm}^{-3}$ 、層厚 $0.4 \mu\text{m}$ として、第1電流ブロック層7a上に接して積層される。第1電流ブロック層7aとなる第1 n -Al_{0.55}Ga_{0.45}As層77aのキャリア濃度をここでは $1.0 \times 10^{17} \text{ cm}^{-3}$ としたが、 $3 \times 10^{17} \text{ cm}^{-3}$ 以下であればよく、さらに望ましくは $1.5 \times 10^{17} \text{ cm}^{-3}$ 以下であればよい。また実質的にアンダーレイヤーでもよい。この工程の結果を示したのが、図2(a)である。

【0043】次に、保護層8となる p -Al_{0.2}Ga_{0.8}As層78上に、フォトリソ技術を形成し、フォトリソグラフィ技術によってストライプ状の開口を有するフォトリソパターン80を形成する。この工程の結果を示したのが、図2(b)である。このフォトリソパターン80をマスクとして、 p -Al_{0.2}Ga_{0.8}

10

20

30

40

50

As層78とn-Al0.55Ga0.45As層77を貫通し、p-Al0.2Ga0.8As層76に達するまで、選択エッチング液を用いてエッチングし、これにより電流チャネルとなる窓7cを形成する。

【0044】このエッチング方法は、酒石酸または硫酸などのAlAsに対してあまり選択性を有しないエッチャントで、n-Al0.55Ga0.45As層77の途中までエッチングを行い、次いでAlAs混晶比の高い層を選択的にエッチングできるフッ酸系のエッチャントを用いて、残りのn-Al0.55Ga0.45As層77を選択的にエッチングを行うものである。つまりフッ酸系のエッチャントはp-Al0.2Ga0.8As層76をエッチングせず、この部分でエッチングは停止する。この工程の結果を示したのが、図3(a)である。

【0045】フッ酸系のエッチャントを用いて、選択的にエッチングを行う際に、フォトリソパターン80を除去し、ストライプ状の開口を有するp-Al0.2Ga0.8As層78をマスクとしてエッチングを行ってもよい。

【0046】続いて、フォトリソパターン80を除去した後、2回目のエピタキシャル成長を行い、窓7cを介してp-Al0.2Ga0.8As層76とn-Al0.55Ga0.45As層77とp-Al0.2Ga0.8As層78との上に第2上クラッド層9としてp-Al0.48Ga0.52As層79の埋め込み成長を行い、このp-Al0.48Ga0.52As層79の上にコンタクト層10としてのp-GaAs層82を形成する。この工程の結果を示したのが、図3(b)である。次いで、p-GaAs層82の表面上にp側電極12、基板1の裏面側にn側電極11を形成し、図1に示された半導体レーザ装置13を完成する。

【0047】次に、半導体レーザ装置13の動作について説明する。n側電極11とp側電極12との間に順方向電圧を印加すると、電流ブロック層7はn型半導体層で、保護層8及び第2上クラッド層9はp型層でありこのpn接合により生じた空乏層により電流ブロック効果を有するので、電流ブロック層7により電流の流れが阻止されて電流が絞られ、開口7aを介して効率よく活性層4に電流が流れる。活性層4に所定の閾値以上の電流が流れると、活性層4において電子と正孔とが再結合し、これに基づいてレーザ光が発生する。

【0048】このとき、n型下クラッド層3、第1の上クラッド層5及び第2の上クラッド層9は、活性層4よりも大きなバンドギャップを有しているので、n型下クラッド層3、第1の上クラッド層5及び第2の上クラッド層9の屈折率は活性層4よりも小さく、レーザ光はn型下クラッド層3と第1の上クラッド層5及び第2の上クラッド層9との間に閉じ込められる。

【0049】また、電流ブロック層7のバンドギャップは第1の上クラッド層5及び第2の上クラッド層9のそ

れよりも大きいので、電流ブロック層7の屈折率は第1の上クラッド層5及び第2の上クラッド層8のそれより小さく、レーザ光の水平横方向の拡がり電流ブロック層7によって制限される。このようにレーザ光の発光点の上下、左右とも屈折率差を持たせるように構成しているので、レーザ光は発光点近傍に効率よく閉じ込められることになる。

【0050】この半導体レーザ装置13においては、第1上クラッド層5のZnのキャリア濃度を $1.5 \times 10^{18} \text{ cm}^{-3}$ としているが、GaAs基板1のSiのキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ とし、さらに第1上クラッド層5上に接して配設されている第1電流ブロック層のSiのキャリア濃度を $1.0 \times 10^{17} \text{ cm}^{-3}$ としているので、活性層4へのZnの拡散が抑制されている。活性層へのZnの拡散を調べるために、第1回目の結晶成長後ZnのSIMS分析(2次イオン質量分析)を行ったところ、Znが活性層4にほとんど拡散していないことを確認できた。

【0051】これは、次のように説明できると考える。Journal of Crystal growth vol.145 (1994) p808-812

にSi-GaAs/Zn-AlGaAsにおけるZnの拡散について説明がなされている。この亜鉛(Zn)の拡散モデルは、n型GaAs/ZnドープAlGaAs/SeドープAlGaAsの積層構造を基に説明されているものである。それによると、SiドープGaAs中の格子間GaがSiのキャリア濃度の増加に伴って増加し、Gaはこの系の母体元素であるために、格子間Gaは大きい拡散速度を持ち、ZnドープAlGaAs中に容易に拡散する。

【0052】ZnドープAlGaAs中に拡散してきたこの格子間Gaにより、ZnドープAlGaAs中のGaサイトのZnがはじき出されて格子間Znとなり、この格子間Znが近接する層に拡散すると説明されている。また、従来構造と同様のレーザ装置において、SiドープGaAs基板101のキャリア濃度を増加すると、上クラッド層105のZnの拡散が促進され、温度特性が悪くなることを見いだしている。特に、GaAs基板1がVB法またはVGF法で作製された場合には、結晶中に不活性なSi原子が多数残留しており、Si原子が活性化する際に格子間Ga原子が生成されて、Znの活性層への拡散が更に促進されることを見いだしている。

【0053】これらのことから、半導体レーザ装置13においては、GaAs基板1のSiのキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ と、低くしているので、基板1中の格子間Gaの生成が抑制されるために、第1上クラッド層5への格子間Gaの拡散が少なくなり、このため第1上クラッド層5のZnの拡散が抑制され、第1上クラッド層5のZnのキャリア濃度の低下が防止されるとともに、活性層4へのZnの拡散も少なくなり、活性層4のZn

10

20

30

40

50

のキャリア濃度の増大も防止することができる。

【0054】特に、GaAs基板1がVB法のみならずVGF法で作製された場合には、結晶中に不活性なSi原子が多数残留しているので、GaAs基板1のSiのキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ と低くすることにより、基板1中の格子間Gaの生成が抑制効果が大きく、第1上クラッド層5から活性層4へのZnの拡散が抑制される。さらに、この半導体レーザ装置13においては、電流ブロック層7を2層に分け、第1上クラッド層5に近接する側の第1電流ブロック層7aのSiのキャリア濃度を低くし、p側電極12側の第2電流ブロック層7bのSiのキャリア濃度を高くすることにより、電流ブロック層7としての働きである電流狭窄を行ないながら、第1電流ブロック層7a内における格子間Gaの生成を抑制し、この格子間Gaの拡散に基づいて発生する、第1上クラッド層5から活性層4へのZnの拡散も抑制される。

【0055】したがって、この実施の形態においては、活性層4のn側およびp側に存在するn型半導体層内における格子間Gaの生成を、活性層4のn側およびp側の両側で抑制することにより、この格子間Gaの拡散に基づいて発生する、第1上クラッド層5から活性層4へのZnの拡散を抑制することができるので、活性層4を挟む下クラッド層3および第1上クラッド層をキャリア濃度の異なる複数層で構成すると言う複雑な構成にする必要が無く、基板のキャリア濃度を若干低くすることと、電流ブロック層の第1上クラッド層側の部分を低キャリア濃度層にと言う簡単な構成により、第1上クラッド層5のZnのキャリア濃度の低下による内部損失の増大、さらには電流-光出力特性の温度特性の劣化を防止することができる。

【0056】また、活性層4のZnのキャリア濃度の増大にともなうピーン特性の劣化を防止することができる。そして、この半導体レーザ装置13の基板は、Siのキャリア濃度を基板1のキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ としているのでコンタクト抵抗も比較的 low に設定できる。この実施の形態においては、基板1のキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ としたが、 $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下の範囲であればよく、好ましいのは $0.5 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.0 \times 10^{18} \text{ cm}^{-3}$ 未満であり、更に好ましいのは $0.7 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.0 \times 10^{18} \text{ cm}^{-3}$ 未満、である。

【0057】また、各層のAl混晶比は、この実施の形態に示した値に限られるものではなく、活性層4が下クラッド層3、第1の上クラッド層5、電流ブロック層7および第2の上クラッド層9よりもバンドギャップが小さく、さらに、第2の上クラッド層9よりバンドギャップの小さい活性層4よりバンドギャップの大きいエッチングストップ層6を備えた構成であればよい。

【0058】また、実施の形態1ではAlGaAs系材

料で構成したが、AlGaInP系などの他のIII-V族化合物半導体材料においても同様の効果がある。

【0059】変形例

次に、半導体レーザ装置13と基本的には同じ構造であるが、製造工程の差異により、実施の形態1の半導体レーザ装置13の構成から、保護層8を除去した変形例について説明する。図4は、この変形例の半導体レーザ装置の断面図である。図4において、図1と同じ符号は同じかまたは相当の部分である。20はこの構成の半導体レーザ装置である。以下の実施の形態についての図1と同じ符号は同じかまたは相当の部分である。

【0060】次に、半導体レーザ装置20の製造方法について説明する。図5及び図6は、この変形例の半導体レーザ装置20の製造工程の各工程の半導体レーザ装置を示す断面図である。実施の形態1の図2(a)と同様に、まずMOCVD法などの結晶成長法による第1次のエピタキシャル成長でn-GaAs基板1上に、バッファ層2となるn-GaAs層72、n型下クラッド層3となるn-Al_{0.48}Ga_{0.52}As層73、活性層4となるアンドープAl_{0.15}Ga_{0.85}As層74、第1上クラッド層5となるp-Al_{0.48}Ga_{0.52}As層75、エッチングストップ層6となるp-Al_{0.2}Ga_{0.8}As層76、電流ブロック層7となるn-Al_{0.55}Ga_{0.45}As層77、および保護層8となるp-Al_{0.2}Ga_{0.8}As層78を順次形成する。このときのドーパントとしては、n型ドーパントはシリコン、p型ドーパントは亜鉛が使用される。電流ブロック層7となるn-Al_{0.55}Ga_{0.45}As層77は、図2と同様に、キャリア濃度を変えて2層に形成され、第1電流ブロック層7aとなる第1n-Al_{0.55}Ga_{0.45}As層77a、および第2電流ブロック層7bとなる第2n-Al_{0.55}Ga_{0.45}As層77bが形成される。

【0061】次に、p-Al_{0.2}Ga_{0.8}As層78上に、フォトリソグラフを形成し、フォトリソグラフィー技術によってストライプ状の開口を有するフォトリソパターン80を形成する。この工程の結果を示したのが、図5(a)である。

【0062】次いで、フォトリソパターン80をマスクとして、p-Al_{0.2}Ga_{0.8}As層78を第1n-Al_{0.55}Ga_{0.45}As層77bに達するまでエッチングする。このときのエッチャントは酒石酸等のGaAsを選択的にエッチングするものを使用する。この工程の結果を示したのが、図5(b)である。

【0063】次に、レジストパターン80を除去した後、AlAs混晶比の高い材料を選択的にエッチングできるフッ酸系のエッチャントを用いて、p-Al_{0.2}Ga_{0.8}As層78をマスクとして用いて、n-Al_{0.55}Ga_{0.45}As層77をp-Al_{0.2}Ga_{0.8}As層76に達するまでエッチングする。

【0064】p-Al_{0.2}Ga_{0.8}As層76は、n-Al

10.55Ga0.45As層77よりもAlAs混晶比が低いのでエッチング進まずエッチングストッパー層として働く。このためにn-A10.55Ga0.45As層77を完全に除去でき、電氣的に抵抗の少ない窓7cが形成される。エッチングマスクとして使用したp-A10.2Ga0.8As層78は、当然フッ酸系のエッチャントにはエッチングされないために窓7c上に張り出したひさし状に残される。この工程の結果を示したのが、図6(a)である。

【0065】次いで、AlAs混晶比の低い材料をエッチングできるエッチャントである、NH₃系または酒石酸系のエッチャントを用いて、p-A10.2Ga0.8As層78をエッチングする。このp-A10.2Ga0.8As層78を除去した後、2回目の結晶成長工程にて、窓7cを介して、p-A10.2Ga0.8As層76とn-A10.55Ga0.45As層77との上に第2上クラッド層9としてのp-A10.5Ga0.5As層79を埋め込み成長を行い、このp-A10.48Ga0.52As層79の上にコンタクト層10としてのp-GaAs層82を形成する。この工程の結果を示したのが、図6(b)である。

【0066】次いで、p-GaAs層82の表面上にp側電極12、基板1の裏面側にn側電極11を形成し、図4に示された半導体レーザ装置20を完成する。この構成においても半導体レーザ装置13と同様の効果を奏することができる。

【0067】実施の形態2。この実施の形態2においては、実施の形態1のアンダーA10.15Ga0.85Asの活性層4をダブルカンタムウエル（以下DQWという）構造の活性層としたものである。図7は、実施の形態2に係る半導体レーザ装置のDQW構造の活性層30の断面図である。

【0068】図7において、32は、層厚15nmでアンダーA10.35Ga0.65Asの光ガイド層、34は、層厚8nmでアンダーA10.10Ga0.90Asのウエル層、36は、層厚8nmでアンダーA10.35Ga0.65Asのバリア層である。図8は、活性層30のDQW構造のエネルギーバンドを示す模式図である。その他の構成は、実施の形態1と同じである。従って、p-A10.48Ga0.52Asの第1上クラッド層5は、ドーパントはZn、キャリア濃度は1.5E18cm⁻³、であり、n型GaAsの基板1はn型ドーパントはSiで、キャリア濃度は8E17cm⁻³である。またこのGaAs基板1は、VB (Vertical Bridgeman) 法で作成されたものである。

【0069】さらに、電流ブロック層7は、第1電流ブロック層7a、第2電流ブロック層7bで形成されている。第1電流ブロック層7aは、エッチングストッパー層6上に隣接して配設され、ドーパントはSi、キャリア濃度は1.0E17cm⁻³、層厚0.2μmである。第2電流ブロック層7bは、第1電流ブロック層7a上

に隣接して配設され、ドーパントはSi、キャリア濃度は2.5E17cm⁻³、層厚0.4μmである。

【0070】この実施の形態による半導体レーザ装置においても、実施の形態1と同様に、第1上クラッド層5のZnの拡散は少なく、第1上クラッド層5のZnのキャリア濃度が維持されている。したがって、キャリア濃度の低下による内部損失の増大さらには電流-光出力特性の温度特性の劣化を防止することができる。また、活性層20のZnのキャリア濃度の増大がないので、ビーム特性の劣化を防止することができる。さらに、活性層20へのZnの拡散によるDQW構造の無秩序化が回避できるので、設計通りのDQW構造が実現でき、一層キャリアの閉込が効率よく行われる。

【0071】そして、この半導体レーザ装置の基板は、Siのキャリア濃度を基板1のキャリア濃度を8E17cm⁻³としているのでコンタクト抵抗も比較的低く設定できる。この実施の形態の半導体レーザ装置において、共振器長が800μmとしたとき、動作温度60℃でのしきい値電流は45mAであり、実施の形態1に比べてさらに低く実現できる。

【0072】また、この実施の形態においては、活性層をDQW構造としたが、他の量子井戸構造すなわち、シングルカンタムウエル(SQW)構造、トリブルカンタムウエル(TQW)構造などのマルチカンタムウエル(MQW)構造、やグリーン(GRIN)構造、セパレートコンファインメントヘテロストラクチャー(SCH)構造などでも、同様の効果を奏する。

【0073】実施の形態3。この実施の形態3においては、n型GaAs基板のキャリア濃度を0.1E18cm⁻³以上1.5E18cm⁻³以下とするとともに電流ブロック層を実施の形態1のようにキャリア濃度の異なる2層で構成せず、一層で構成するがドーパントをSiより活性化率の高いVI族元素としたものである。これにより、基板および電流ブロック層のn型ドーパントに基づく第1の上クラッド層から活性層へのZnの拡散を少なくしたものである。

【0074】図9は、この実施の形態に係る半導体レーザ装置の断面図である。図9において、40は半導体レーザ装置、42は電流ブロック層である。電流ブロック層42は、ドーパントとして、Siより活性化率の高い元素であるセレン(Se)、テルル(Te)、硫黄(S)が用いられ、キャリア濃度は2.5E17cm⁻³、層厚0.6μmである。他の構成は、実施の形態1と同様で、n型GaAsの基板1のn型ドーパントはSiで、キャリア濃度は8E17cm⁻³である。またこのGaAs基板1は、VB法で作成されたものである。

【0075】層厚0.1μmのn-GaAsのバッファ層2は、ドーパントがSi、キャリア濃度は3E17cm⁻³、バッファ層2上に設けられた層厚2.0μmのn-A10.48Ga0.52Asの下クラッド層3は、ドーパン

10

20

30

40

50

トがSiで、キャリア濃度は $3 \times 10^{17} \text{ cm}^{-3}$ ある。下クラッド層3のドーパントは、Seなどの他のn型ドーパントであってもよい。また、p型ドーパントはZnである。

【0076】この半導体レーザ装置40では、実施の形態1と同様に、GaAs基板1のSiのキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ と、低くしているため、基板1中の格子間Gaの生成が抑制されるために、第1上クラッド層5への格子間Gaの拡散が少なくなり、このため第1上クラッド層5のZnの拡散が抑制され、第1上クラッド層5のZnのキャリア濃度の低下が防止されるとともに、活性層4へのZnの拡散も少なくなり、活性層4のZnのキャリア濃度の増大も防止することができる。一方、電流ブロック層42は、一層で構成し、ドーパントをSiより活性化率の高い元素を使用することにより、格子間に存在するドーパントの原子の数を少なくすることができるので、活性層へのZnの拡散を抑制することができる。

【0077】従って、この実施の形態においても、実施の形態1と同様の効果を奏し、基板のキャリア濃度を若干低くすることと、電流ブロック層のドーパントをSiより活性化率の高い元素とするとする簡単な構成により、第1上クラッド層5のZnのキャリア濃度の低下による内部損失の増大、さらには電流-光出力特性の温度特性の劣化を防止することができる。また、活性層4のZnのキャリア濃度の増大にともなうビーム特性の劣化を防止することができる。

【0078】実施の形態4. この実施の形態4においては、n型GaAs基板のキャリア濃度を $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下とするとともに電流ブロック層を実施の形態1と同様にキャリア濃度の異なる2層の構成とし、さらにドーパントをSiより活性化率の高いVI族元素としたものである。これにより、基板および電流ブロック層のn型ドーパントに基づく第1の上クラッド層から活性層へのZnの拡散を一層少なくしたものである。

【0079】図10は、この実施の形態に係る半導体レーザ装置の断面図である。図10において、45は半導体レーザ装置、47はエッチングストッパー層6の上に設けられた層厚 $0.6 \mu\text{m}$ のn-A $10.55\text{Ga}0.45\text{As}$ の電流ブロック層で、第1電流ブロック層47a、第2電流ブロック層47bで形成されている。ドーパントはSiより活性化率の高い元素であるセレン(Se)で、他にテルル(Te)、硫黄(S)が用いられる。第1電流ブロック層47aは、エッチングストッパー層6上に隣接して配設され、キャリア濃度は $1.0 \times 10^{17} \text{ cm}^{-3}$ 、層厚 $0.2 \mu\text{m}$ である。

【0080】第2電流ブロック層47bは、第1電流ブロック層47a上に隣接して配設され、キャリア濃度は $5 \times 10^{17} \text{ cm}^{-3}$ 、層厚 $0.4 \mu\text{m}$ である。他の構成は、

実施の形態1と同様である。この半導体レーザ装置45では、GaAs基板1のSiのキャリア濃度を $8 \times 10^{17} \text{ cm}^{-3}$ と、低くしているため、第1上クラッド層5のZnの拡散が抑制され、第1上クラッド層5のZnのキャリア濃度の低下が防止されるとともに、活性層4へのZnの拡散も少なくなり、活性層4のZnのキャリア濃度の増大も防止することができる。

【0081】そして、電流ブロック層47を2層に分け、第1上クラッド層5に近接する側の第1電流ブロック層47aのSeのキャリア濃度を低くし、p側電極12側の第2電流ブロック層47bのSeのキャリア濃度を高くすることにより、電流ブロック層47としての働きである電流狭窄を行ないながら、電流ブロック層47のドーパントとして、Siより活性化率の高い元素を使用することにより、格子間に存在するドーパントの原子の数を少なくすることができるので、第1電流ブロック層47a内における格子間Gaの生成を抑制し、この格子間Gaの拡散に基づいて発生する、第1上クラッド層5から活性層4へのZnの拡散も抑制される。

【0082】したがって、実施の形態1の効果に加えて、さらに有効に第1上クラッド層5のZnのキャリア濃度の低下による内部損失の増大、さらには電流-光出力特性の温度特性の劣化を防止することができる。また、活性層4のZnのキャリア濃度の増大にともなうビーム特性の劣化もより有効に防止することができる。

【0083】また、実施の形態1ないし4において説明した半導体レーザ装置は、SAS型であるが、活性層の上にZnドーパクラッド層とアンドープまたはn型電流ブロック層を続けて形成する他の形式の半導体レーザでも同様の効果を奏する。

【0084】

【発明の効果】この発明に係る半導体レーザ装置及び半導体レーザ装置の製造方法は、以上に説明したような構成または工程を備えているので、以下のような効果を有する。この発明に係る半導体レーザ装置においては、ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板と、この半導体基板上に配設された第1導電型の第1クラッド層と、活性層と、第2導電型の第1の第2クラッド層と、この第1の第2クラッド層の上に配設され、第1の第2クラッド層に近い側の第1の層とこの第1の層の上に配設され第1の層の不純物濃度より高い不純物濃度を有する第2の層を有した第1導電型の電流ブロック層と、第2導電型の第2の第2クラッド層とを備えたもので、基板と電極のコンタクト抵抗を低く抑制しつつ、簡単な構成で第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込が有効に行うことができる。延いては安価で、閾値電流が低く温度特性のよい半導体レーザ装置を得ることができる。

【0085】さらに、電流ブロック層の第1の層の不純物濃度を実質的にアンドープまたは $3 \times 10^{17} \text{ cm}^{-3}$ 以下としたもので、第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を有効に防止できる。延いては安価で、閾値電流が低く温度特性のよい半導体レーザ装置を得ることができる。

【0086】さらに、電流ブロック層の不純物を、Siより活性化率の高いV族元素としたので、電流ブロック層の不純物の量を少なくすることができ、電流ブロック層の格子間原子の発生を一層抑え、第2導電型ドーパントの拡散を抑制することができる。延いては安価で、閾値電流が低く温度特性のよい半導体レーザ装置を得ることができる。

【0087】また、ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板と、この半導体基板上に配設された第1導電型の第1クラッド層と、活性層と、第2導電型の第1の第2クラッド層と、この第1の第2クラッド層の上に配設され、Siより活性化率の高いV族元素を不純物とする第1導電型の電流ブロック層と、第2導電型の第2の第2クラッド層とを備えたもので、基板と電極のコンタクト抵抗を低く抑制しつつ、簡単な構成で第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込が有効に行うことができる。延いては安価で、閾値電流が低く温度特性のよい半導体レーザ装置を得ることができる。

【0088】さらに、第1の第2クラッド層と第2の第2クラッド層との間に、活性層よりもバンドギャップが大きく、第2の第2クラッド層よりバンドギャップが小さいIII-V族化合物半導体からなる第2導電型の半導体層を備えたので、帯状開口を確実に形成することができ、結晶性のよい第2の第2クラッド層を構成できる。延いては、内部損失が少なく、電流-光出力特性の温度特性をさらに高めた半導体レーザ装置を構成することができる。

【0089】またさらに、第1クラッド層を $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$)、活性層を AlGaAs 系材料、第1の第2クラッド層を $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u < 1$)、電流ブロック層を $\text{Al}_z\text{Ga}_{1-z}\text{As}$ ($0 < z < 1$)、そして第2の第2クラッド層を $\text{Al}_v\text{Ga}_{1-v}\text{As}$ ($0 < v < 1$)で構成したので、基板と電極のコンタクト抵抗を低く抑制しつつ、活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込を有効に行うことができるので、電流-光出力特性の温度特性が良好で、ビーム特性も良く、コンタクト抵抗も比較的低い赤外の半導体レーザ装置を得ることができる。

【0090】またさらに、第1の第2クラッド層の第2導電型のドーパントの不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ を

越え $3 \times 10^{18} \text{ cm}^{-3}$ 以下としたので、活性層からのキャリアのオーバーフローを抑制し、しきい値電流密度を低く保持できるから、電流-光出力特性の温度特性がさらに良好で、ビーム特性も良い半導体レーザ装置を構成することができる。

【0091】またさらに、GaAs半導体基板をV法またはVGF法で製作したものとしたので、第2導電型のドーパントの活性層への拡散を効果的に少なくすることができ、電流-光出力特性の温度特性がさらに良好で、ビーム特性も良い半導体レーザ装置を構成することができる。

【0092】さらに、GaAs半導体基板に含まれる不活性なSiの濃度が $1 \times 10^{18} \text{ cm}^{-3}$ 以下としたので、第2導電型のドーパントの活性層への拡散を効果的に少なくすることができ、電流-光出力特性の温度特性がさらに良好で、ビーム特性も良い半導体レーザ装置を構成することができる。

【0093】またさらに、第1導電型がn型、第2導電型がp型で、基板のn型のドーパントをシリコン、p型のドーパントを亜鉛としたので、基板と電極のコンタクト抵抗を低く抑制しつつ、第1の第2クラッド層から活性層への亜鉛の拡散を防止でき、活性層へのキャリアの閉込を有効に行うことができる。延いては、GaAs基板のn型ドーパントをシリコン、p型ドーパントを亜鉛とする簡単な構成の安価で、電流-光出力特性の温度特性が良好で、ビーム特性も良く、コンタクト抵抗も比較的低い半導体レーザ装置を得ることができる。

【0094】さらに、活性層を多重量子井戸構造としたもので、多重量子井戸構造への第2導電型のドーパントの拡散による無秩序化を少なくすることができ、設計どおりの多重量子井戸構造を実現しやすくなる。延いては、効率がよく安価で歩留まりのよい半導体レーザ装置を得ることができる。

【0095】この発明に係る半導体レーザ装置の製造方法では、ドーパントの不純物濃度が $0.1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1.5 \times 10^{18} \text{ cm}^{-3}$ 以下である第1導電型のGaAs半導体基板を準備する工程と、第1導電型の第1クラッド層を形成する工程と、活性層を形成する工程と、第2導電型の第1の第2クラッド層を形成する工程と、第1の第2クラッド層に近い側の第1の層とこの第1の層の上に形成され第1の層の不純物濃度よりも高い不純物濃度を有する第2の層とを有する電流ブロック層を、第1の第2クラッド層の上に形成する工程と、第2導電型の第2の第2クラッド層を形成する工程と、を含むので、基板と電極のコンタクト抵抗を低く抑制しつつ、第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を防止でき、活性層へのキャリアの閉込が有効に行うことができる半導体レーザ装置を簡単な工程で製造することができる。ひいては閾値電流が低く、温度特性のよい安価な半導体レーザ装置を提供できる。

【0096】さらに、電流ブロック層を形成する工程において、電流ブロック層の第1の層の不純物濃度を実質的にアンドープまたは $3 \times 10^{17} \text{ cm}^{-3}$ 以下としたので、第1の第2クラッド層から活性層への第2導電型ドーパントの拡散を有効に防止できる半導体レーザ装置を簡単に製造することができる。ひいては閾値電流が低く、温度特性のよい安価な半導体レーザ装置を提供できる。

【0097】さらに、第1の第2クラッド層と第2の第2クラッド層との間に、活性層よりもバンドギャップが大きく、第2の第2クラッド層よりバンドギャップが小さいIII-V族化合物半導体からなる第2導電型の半導体層をさらに形成する工程を含むとともに、電流ブロック層の開口を形成する工程においてこの第2導電型の半導体層によりエッチングを停止させるので、帯状開口を確実に形成することができ、第2の第2クラッド層を結晶性よく形成できる。延いては、内部損失が少なく、電流-光出力特性の温度特性をさらに高めた半導体レーザ装置を安価に提供することができる。

【0098】さらに、第1クラッド層が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 < x < 1$)、活性層が AlGaAs 系材料、第1の第2クラッド層が $\text{Al}_u\text{Ga}_{1-u}\text{As}$ ($0 < u < 1$)、電流ブロック層が $\text{Al}_z\text{Ga}_{1-z}\text{As}$ ($0 < z < 1$)、そして第2の第2クラッド層が $\text{Al}_v\text{Ga}_{1-v}\text{As}$ ($0 < v < 1$)で構成されたので、基板と電極のコンタクト抵抗を低く抑制しつつ、活性層への第2導電型ドーパントの拡散を防止できる赤外半導体レーザを簡単な工程で製造できる。延いては電流-光出力特性の温度特性が良好で、ビーム特性も良く、コンタクト抵抗も比較的低い赤外の半導体レーザ装置を安価に提供できる。

【図面の簡単な説明】

【図1】 この発明に係る半導体レーザ装置の断面図である。

【図2】 この発明に係る半導体レーザ装置の製造工程を示す半導体レーザ装置の断面図である。

【図3】 この発明に係る半導体レーザ装置の製造工程を示す半導体レーザ装置の断面図である。

【図4】 この発明に係る半導体レーザ装置の断面図である。

【図5】 この発明に係る半導体レーザ装置の製造工程を示す半導体レーザ装置の断面図である。

【図6】 この発明に係る半導体レーザ装置の製造工程を示す半導体レーザ装置の断面図である。

【図7】 この発明に係る半導体レーザ装置のDQW構造の活性層の断面図である。

【図8】 この発明に係る半導体レーザ装置のDQW構造の活性層のバンドギャップをしめす模式図である。

【図9】 この発明に係る半導体レーザ装置の断面図である。

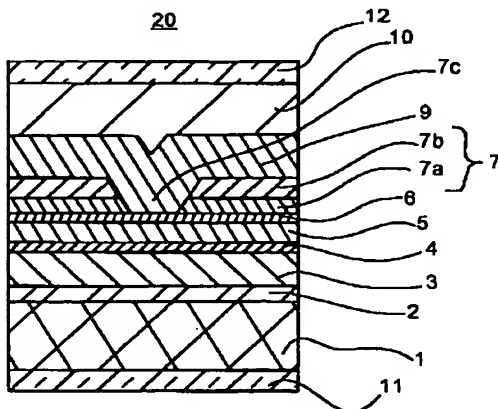
【図10】 この発明に係る半導体レーザ装置の断面図である。

【図11】 従来の半導体レーザ装置の断面図である。

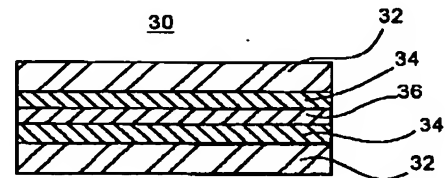
【符号の説明】

1 半導体基板、3 下クラッド層、4 活性層、30 DQW構造の活性層、5 第1の上クラッド層、7 a, 47 a 第1電流ブロック層、7 b, 47 b 第2電流ブロック層、7 c 開口、7, 42, 47 電流ブロック層、8 第2の上クラッド層、6 エッチングストッパー層。

【図4】

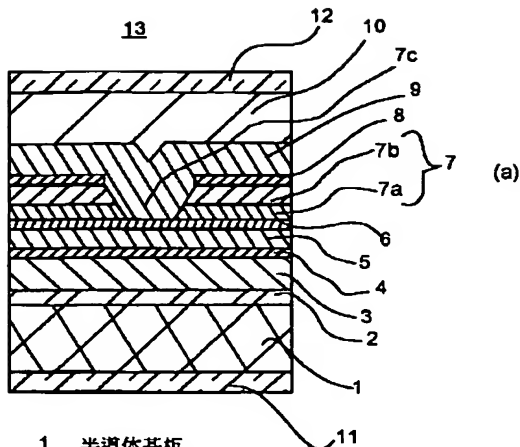


【図7】



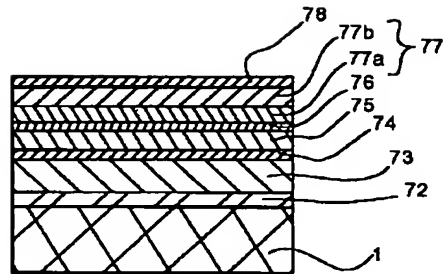
30 DQW構造の活性層

【図1】

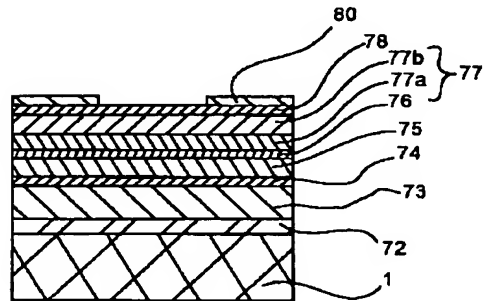


- 1 半導体基板
- 3 下クラッド層
- 4 活性層
- 5 第1の上クラッド層
- 6 エッチングストッパー層
- 7 電流ブロック層
- 7a 第1電流ブロック層
- 7b 第2電流ブロック層
- 7c 開口
- 8 第2の上クラッド層

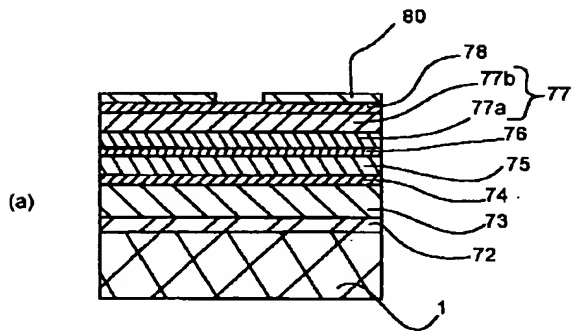
【図2】



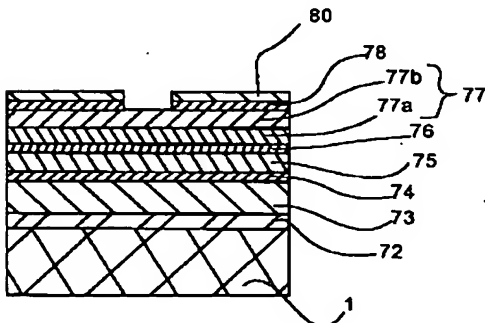
(b)



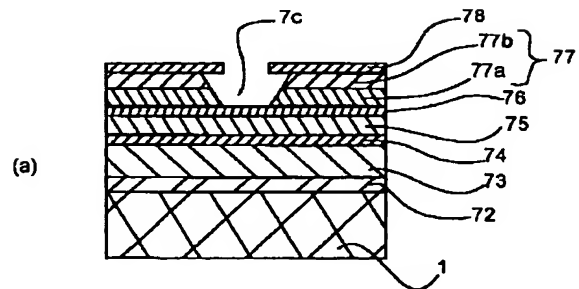
【図5】



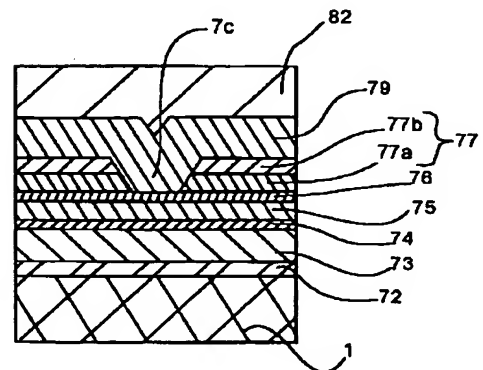
(b)



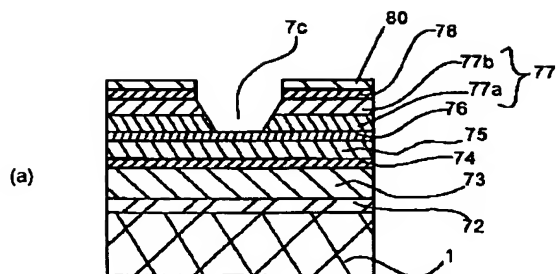
【図6】



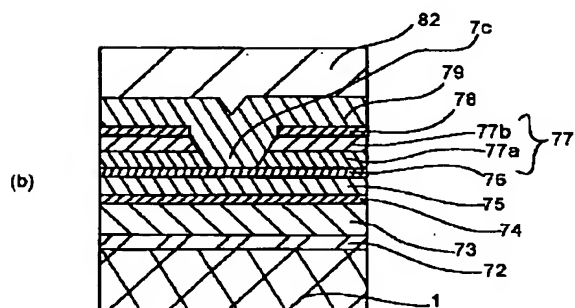
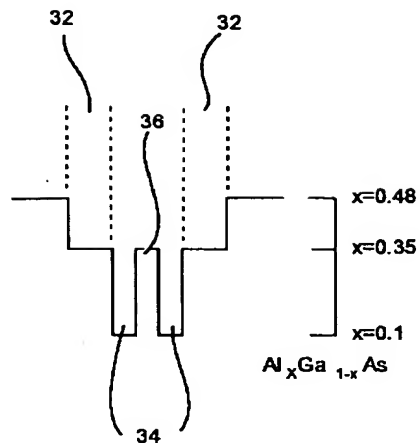
(b)



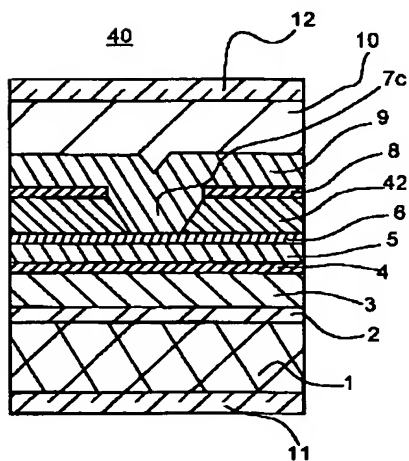
【図3】



【図8】

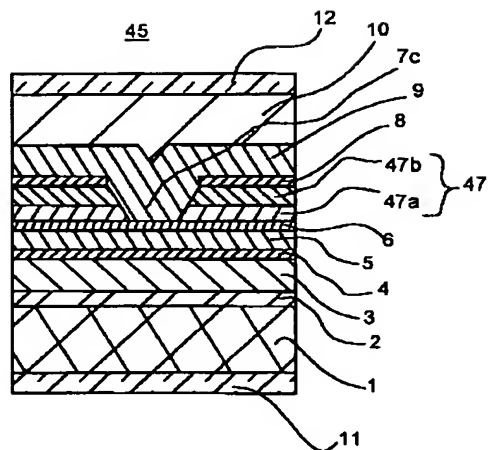


【図9】



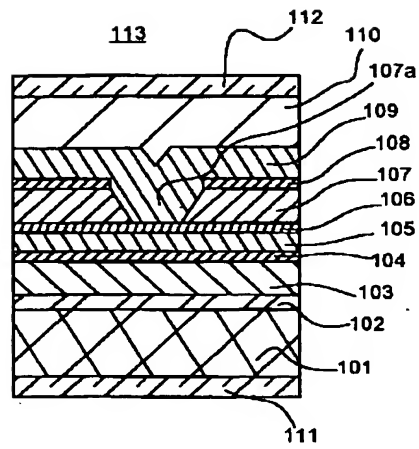
42 電流ブロック層

【図10】



47 電流ブロック層
 47a 第1電流ブロック層
 47b 第2電流ブロック層

【図 11】



フロントページの続き

(72) 発明者 島 顕洋
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

Fターム(参考) 5F073 AA53 AA55 AA74 CA05 CB02
CB07 DA05 DA23 EA23 EA29